

LIQUID CRYSTAL DISPLAY DEVICE

Patent Number: JP10020321
Publication date: 1998-01-23
Inventor(s): KATAOKA YOSHIHARU; FUJIKAWA TAKASHI; KANAMORI KEN; KATAYAMA MIKIO
Applicant(s):: SHARP CORP
Requested Patent: ☐ JP10020321
Application Number: JP19960179095 19960709
Priority Number(s):
IPC Classification: G02F1/1343 ; G02F1/136 ; G09F9/30
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To remove a recessed part due to a contact hole and to prevent the generation of the defect of orientation and color slippage even in the vicinity of the contact hole by forming a thick pixel electrode in the contact hole part.

SOLUTION: A gate signal line 2 and a capacity line 4 are formed on a transparent substrate 1 and a gate insulating film 6 is formed so as to cover them. A semiconductor layer 7, a channel protection layer 8, a source electrode 9 and a drain electrode 10 are formed on a place on which TFT is formed. After forming a source signal line 3 and a connecting electrode 13, an intra-layer insulation film 14 is formed and a contact hole 15 is provided on the intra-layer insulation film 14. A whole substrate is flatly coated with coating type ITO as a transparent conductive film of a pixel electrode 5, dried and calcined. The flat pixel electrode 5 is formed by patterning the transparent conductive film in a desired shape and made an active matrix substrate.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-20321

(43) 公開日 平成10年(1998) 1月23日

(5) Int.Cl.		P I		技術分野	
G 02 F	1/1343	G 02 F	1/1343	500	500
G 09 F	1/136	G 09 F	1/136	9/30	338
G 09 F	9/30	G 09 F	9/30		

審査請求 請求項の表3 O L (全 6 頁)

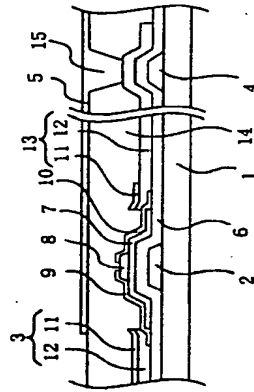
(21) 出願番号	特開平8-179095	(71) 出願人	000005049 シャープ株式会社
(22) 出願日	平成8年(1996) 7月9日	(72) 発明者	大阪府大阪市阿倍野区長池町22番2号 片岡 義晴 大阪府大阪市阿倍野区長池町22番2号 ヤープ株式会社内 藤川 隆 大阪府大阪市阿倍野区長池町22番2号 ヤープ株式会社内 金藤 隆 大阪府大阪市阿倍野区長池町22番2号 ヤープ株式会社内 仲瀬士 梅田 勝
		(74) 代理人	最良真に就く

(54) 発明の名称 液晶表示装置

(57) 要約

【課題】 コンタクトホール部近傍に生じていた凹部をなくし、ラビング不良や表示不良の発生を抑えた液晶表示装置を提供する。

【解決手段】 層間絶縁膜を介してスイッチング素子と画素電極とを接続する構造を有する液晶表示装置であって、層間絶縁膜に形成されるコンタクトホール部においては、前記画素電極はその部分より厚く形成することによってコンタクトホール部の凹部を埋め、ラビング不良や表示不良の発生を抑える。



(2)

【特許請求の範囲】

【請求項1】 マトリクス状に形成されたスイッチング素子と、該スイッチング素子を制御するゲート信号線と、該スイッチング素子にデータ信号を供給し、前記ゲート信号線に直交するように形成されたソース信号線と、前記スイッチング素子、ゲート信号線及びソース信号線の上に形成された層間絶縁膜と、該層間絶縁膜の上に形成され、該層間絶縁膜を貫くコンタクトホールを介して前記スイッチング素子に接続される画素電極と、を備えたアクティブマトリクス基板を有する液晶表示装置において、

前記コンタクトホール部の凹部に凹部を有するべく、前記画素電極が前記コンタクトホール部に於いて厚く形成されていることを特徴とする液晶表示装置。

【請求項2】 前記コンタクトホールが、前記層間絶縁膜より下層に設けられた容積凹部から外れた位置に形成されていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記画素電極は、逆転型ITOを用いて形成されていることを特徴とする請求項1または2記載の液晶表示装置。

【発明の詳細な説明】

【0001】 【発明の属する技術分野】 本発明は、液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】 液晶表示装置は、電極の形成された2枚の基板によって液晶分子を挟持し、両基板の電極間に電圧を印加することによって、バックライトより入射する光の透過率を変化させて情報を表示するものである。この液晶表示装置は、プラウニング方式と比較して、薄型、軽量、低消費電力であることとを特徴としており、早レバーソナル情報端末機器やミュージアムメント機器等に搭載されている。

【0003】 この液晶表示装置は、高精細化、高画質化の要望が高いため、現在では薄膜トランジスタ（以下TFTという）等の駆動素子を備えたアクティブマトリクス型液晶表示装置が主流となっている。このアクティブマトリクス型液晶表示装置において、現在画素の開口率を大きくするための開発が盛んに行われている。画素の開口率を大きくすることは、バックライトより入射する光の透過率が向上するために、

①バックライト光の明るさを抑え、更なる低消費電力化が図れること、
②同じバックライトを用いた場合にはより明るい表示が得られること、
等の利点を得ることができ。

【0004】 画素の開口率を大きくするために、画素電極を開口部一杯まで広げた構造を有するアクティブマト

リクス型液晶表示装置について図7乃至図10を用いて説明する。

【0005】 図7は従来のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板における1画素分の平面図であり、図8は図7におけるC-C断面図である。

【0006】 図7、図8において、101は透光性基板、102はゲート信号線、103はソース信号線、104は容積凹部、105は画素電極である。この従来のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板の製造方法について、図7、図8を用いて以下に説明する。

【0007】 まず、透光性基板101上にゲート信号線102及び容積凹部104を形成し、少なくともこれらを重ねようとしてゲート絶縁膜106を形成する。その後、TFTを形成する箇所に半導体層107、チャネル保護層108、ソース電極109、ドレイン電極110を形成し、該ソース電極109と接続されるソース信号線103、及びドレイン電極110と接続されるドレイン電極115を形成した後、基板全面にわたって層間絶縁膜111を形成する。さらに、該層間絶縁膜116の上に形成される画素電極105と前記接続電極115とのコンタクトを取るために、前記層間絶縁膜116にコンタクトホール117を設け、画素電極105を形成していた。さらに基板全面に配向膜（図示せず）を形成し、ラビング処理によってアクティブマトリクス基板に接する液晶分子の初期配向方向を規定させていた。

【0008】 なお、前記接続電極115の一部、及び前記ソース信号線103は、透明導電膜111と金属配線112とを積層させて形成されている。

【0009】 また、画素電極105は、従来のような手順で形成していた。まず、層間絶縁膜116及びコンタクトホール117を形成した後、ITO等の透明導電膜をスパッタ法等によって形成し、さらにその上にボジ型のレジストをスピン塗布法等によって塗布する。次に、ステッパー等の露光装置によって、ゲート信号線102及びソース信号線103に対してアライメントしながら露光マスクをセットし、上部より露光する。続いて露光パターンに従って前記透明導電膜をエッチングし、画素電極105としていた。

【0010】

【発明が解決しようとする課題】 と同様、上記従来の液晶表示装置においては、図8に示されるように、前記画素電極105をスパッタ法で形成した場合、該画素電極105は前記コンタクトホール117に沿って形成されてしまう。また、この画素電極の上に形成される配向膜（図示せず）は通常約1000Å程度の厚さで形成されるので、該配向膜も前記コンタクトホール117に沿って形成されてしまう。したがって、液晶分子と接するアクティブマトリクス基板の最上層では、前記

(3)

コンタクトホール117部において大きな凹部が生じることとなる。

【0011】このようにアクティブマトリクス基板の層面上において大きな凹部が生じた場合、ラビング処理を行ったときに該凹部ではラビング不良が発生してしまう、配向不良によるコントラストの低下が生じることがあった。また、方向基板を貼り合わせて基板間に液晶を注入したときに、コンタクトホール部とその他の部分とでセルギャップが異なるため色ずれが生じることがあった。このように、前記凹部は表示に悪影響を与えていることとなるので、従来ではこれを防ぐために、該コンタクトホール117の大きさを前記容量配線104の幅より小さくし、該容量配線104上に形成していた。

【0012】しかしながら、前記コンタクトホール117が前記容量配線104上から僅かでも外れてしまうと、図9に示されるように画面電極105の凹部の部分が容量配線104から外れてしまい、上述したような悪影響を与えてしまうため、前記コンタクトホール117と前記容量配線104とはかなり精密な位置合わせが必要となってしまふという問題点があった。

【0013】また、通常コンタクトホール117はテーパー形状に形成するが、このテーパー角度をうまく制御しなければ、図10に示されるように画面電極105の凹部の凹の部分に容量配線104が外れてしまい、この部分における配向不良がコントラストの低下等の悪影響を与えてしまうという問題点があった。なお、図9及び図10は図7のD-D断面図である。

【0014】本発明は、上記問題点を解決するためになされたものであり、層間絶縁膜に設けられたコンタクトホール近傍においても配向不良や色ずれを生じない液晶表示装置を提供するものである。

【0015】

【課題を解決するための手段】本発明の請求項1記載の液晶表示装置は、マトリクス状に形成されたスイッチング素子と、該スイッチング素子を制御するゲート信号線と、該スイッチング素子にデータ信号を供給し、前記ゲート信号線に直交するように形成されたソース信号線と、前記スイッチング素子、ゲート信号線及びソース信号線の上に形成された層間絶縁膜と、該層間絶縁膜の上形成され、該層間絶縁膜を貫くコンタクトホールを介して前記スイッチング素子に接続される画面電極と、を備えたアクティブマトリクス基板を有する液晶表示装置において、前記コンタクトホールの凹部に液晶表示装置を有さないために、前記画面電極が前記コンタクトホール部において厚く形成されていることを特徴とするものである。

【0016】本発明の請求項2記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記コンタクトホールが、前記層間絶縁膜より下層に設けられた容量配

線から外れた位置に形成されていることを特徴とするものである。

【0017】本発明の請求項3記載の液晶表示装置は、請求項1または2記載の液晶表示装置において、前記画面電極は、塗布型ITOを用いて形成されていることを特徴とするものである。

【0018】以下、上記構成による作用について説明する。

【0019】本発明の液晶表示装置によれば、コンタクトホールによる凹部をなくすことができるので、配向不良や色ずれ等の表示品位の低下を防ぐことができる。【0020】また、コンタクトホールによる凹部をなくすことができたので、該コンタクトホールの形成箇所を制限する必要がなくなり、層間絶縁膜より下層に設けられた容量配線から外れた箇所、例えばドレイン電極の近傍に形成することが可能となる。

【0021】また、上記画面電極は、塗布型ITOを用いることによって容易に形成することが可能となる。

【0022】

【実施の形態】

【実施の形態1】本発明の第1の実施形態について図1、図2を用いて説明する。

【0023】図1は本実施形態の液晶表示装置におけるアクティブマトリクス基板の平面図を示す図であり、図2は図1におけるA-A断面図である。図1において、1は透光性基板、2はゲート信号線、3はソース信号線、4は容量配線、5は画面電極である。図2において、6はゲート絶縁膜、7は半導体層、8はチャネル保護層、9はソース電極、10はドレイン電極、11は金属配線、12は透明導電配線、13は接続電極、14は層間絶縁膜、15はコンタクトホールである。

【0024】前記半導体層7は通常a-Siを用いて形成される。また、前記ソース電極9及びドレイン電極10は通常n⁺型a-Siを用いて形成されている。また、ソース信号線3及び接続電極13は、各々金属配線11及び透明導電配線12を積層して形成されている。また、前記層間絶縁膜14は、SiO₂やSiN_x等の無機絶縁膜や、アクリル系樹脂やポリイミド系樹脂等の有機絶縁膜を用いることができる。なお、層間絶縁膜14に有機絶縁膜を用いた場合わずかに着色されていることがあるが、これは層間絶縁膜14のバタニング後、全面露光処理を行うことにより透明化することができる。なお、このような透明化の処理は化学的に行うことが可能である。

【0025】なお、本実施形態において、前記画面電極5は塗布型のITOを用いた。従って、図2に示されるように、コンタクトホール15部において凹部を生じることなく、画面電極5が平坦に形成されている。

【0026】次に、本実施形態における液晶表示装置のアクティブマトリクス基板の製造方法について説明す

る。

【0027】まず、透光性基板1上にゲート信号線2及び容量配線4を形成し、少なくともこれらを覆うようにゲート絶縁膜6を形成する。その後、TFTを形成する。【0028】次に、チャネル保護層8、ソース電極9、ドレイン電極10を形成し、該ソース電極9と接続されるソース信号線3、及びドレイン電極10と接続される接続電極13を形成した後、基板全面にわたって層間絶縁膜14を形成する。さらに、該層間絶縁膜14の上に形成される画面電極5と前記接続電極13とのコンタクトを取るために、前記層間絶縁膜14にコンタクトホール15を設ける。ここまでの工程は従来と同じである。【0028】次に、画面電極5となる透明導電膜として塗布型ITO（本実施形態では旭電化工業株式会社製、品番：ITO-103L）をスピン塗布法によって基板全面に平坦に塗布し、120℃～130℃で20～30分乾燥し、350℃で30分～1時間焼成する。

【0029】次に、フォトリソグラフィ法によって前記透明導電膜を所望の形状にパターンニングして平坦な画面電極5を形成し、この上に図示しない配向膜を形成することによって、アクティブマトリクス基板が完成する。【0030】このようにして製造されたアクティブマトリクス基板を有する本実施形態の液晶表示装置において、ラビング不良や液晶の配向不良等のない、良好な表示を得ることができ、また、画面電極の凹部がなくなったので、コンタクトホール15を形成する際に、従来のような厳密な位置合わせが必要となる。

【0031】（実施の形態2）本発明の第2の実施形態について、図3、図4を用いて説明する。

【0032】図3は本実施形態の液晶表示装置におけるアクティブマトリクス基板の平面図を示す図であり、図4は図3におけるB-B断面図である。図3において、1は透光性基板、2はゲート信号線、3はソース信号線、4は容量配線、5は画面電極である。図3において、6はゲート絶縁膜、7は半導体層、8はチャネル保護層、9はソース電極、10はドレイン電極、11は金属配線、12は透明導電配線、13は接続電極、14は層間絶縁膜、15はコンタクトホールである。前記半導体層7は通常a-Siを用いて形成される。また、前記ソース電極9及びドレイン電極10は通常n⁺型a-Siを用いて形成される。また、ソース信号線3及び接続電極13は、各々金属配線11及び透明導電配線12を積層して形成されている。

【0033】本実施形態において、前記第1の実施形態と異なる所は、図3に示すようにコンタクトホール15をドレイン電極10の近傍に形成している点である。このように、本発明の液晶表示装置においては、画面電極5に塗布型のITOを用いたため、コンタクトホール15部において生じる凹部がなくなり、これによる表示品位の低下を考慮する必要がなくなった。これにより、前

(4)

記コンタクトホール15を介して画面電極5と接続される接続電極13は容量配線4まで延設することができなくなり、短くすることが可能となる。

【0034】本実施形態における液晶表示装置のアクティブマトリクス基板の製造方法については、上述した実施の形態1におけるものと同一なもので説明を省略する。【0035】このようなアクティブマトリクス基板を有する本実施形態の液晶表示装置においては、コンタクトホール15をドレイン電極10の近傍に形成したので、接続電極13を短くすることができ、従って、接続電極13とドレイン電極10との近傍に形成した、接続電極11及び透明導電配線12はほぼ同じ長さとなり、実施の形態1に示したように透明導電配線12の半導体層がなくなるので、接続電極13の断端の発生を抑えることができ、歩留まりを上げることができ、

【0036】なお、上述した2つの実施形態において、塗布型ITOの成膜条件によっては、前記画面電極5がコンタクトホール15部において若干の凹部が発生することが考えられるが、図5、6に示すように、前記画面電極5の凹部の凹部分が滑らかにカバーされるので、ラビング不良による配向不良は発生せず、上述した効果を博することができ、

【0037】

【発明の効果】本発明の液晶表示装置によれば、コンタクトホール部における凹部をなくすことができるので、配向不良や色ずれ等による表示品位の低下を無くすることができる。

【0038】従って、前記コンタクトホールが容量配線からずれてしまっても表示不良を起こすことがなくなるという効果を得る。また、コンタクトホール形成の際には位置合わせ制御を厳しくする必要がなくなるという効果を得る。

【0039】また、コンタクトホール部における凹部をなくすことができたので、該コンタクトホールの形成箇所を制限されることがなくなり、層間絶縁膜より下層に設けられた容量配線から外れた箇所、例えばドレイン電極の近傍に形成することが可能となる。

【0040】容量配線をドレイン電極の近傍に形成した場合、接続電極13となる金属配線11及び透明導電配線12は略同じ長さとなり、実施の形態1に示したように透明導電配線12の半導体層がなくなるので、接続電極13の断端の発生を抑えることができ、歩留まりを上げることができるといった効果を得る。

【図面の簡単な説明】

【図1】本発明の第1の実施形態の液晶表示装置におけるアクティブマトリクス基板を示す平面図である。

【図2】図1におけるA-A断面図である。

【図3】本発明の第2の実施形態の液晶表示装置におけるアクティブマトリクス基板を示す平面図である。

【図4】図3におけるB-B断面図である。

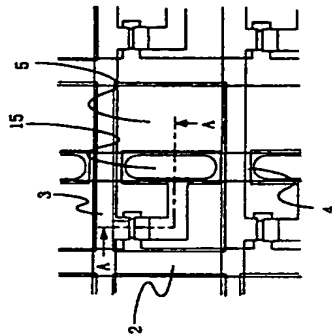
(5)

- 【図5】本発明の別の実施形態の液晶表示装置におけるアクティブマトリクス基板の断面図である。
 【図6】本発明の別の実施形態の液晶表示装置におけるアクティブマトリクス基板の断面図である。
 【図7】従来の液晶表示装置におけるアクティブマトリクス基板を示す断面図である。
 【図8】図7におけるC-C断面図である。
 【図9】従来の液晶表示装置におけるアクティブマトリクス基板を示す断面図である。
 【図10】従来の液晶表示装置におけるアクティブマトリクス基板を示す断面図である。

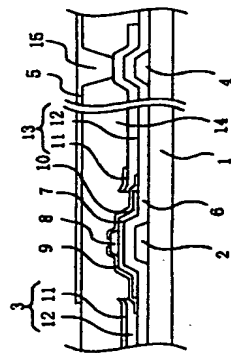
【符号の説明】

- 1 透光性基板
 2 ゲート電極
 3 ソース電極
 4 容量配線
 5 面素電極
 6 ゲート絶縁膜
 7 半導体層
 8 チャネル保護層
 9 ソース電極
 10 ドレイン電極
 11 金属配線
 12 透明導電配線
 13 接点電極
 14 層間絶縁膜
 15 コンタクトホール

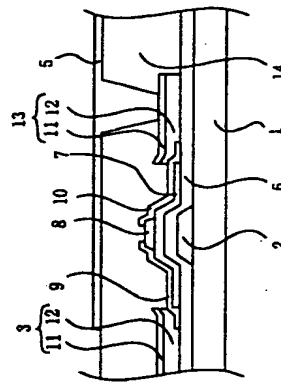
【図1】



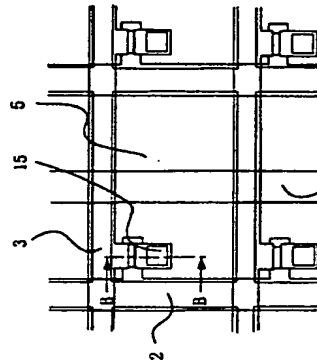
【図2】



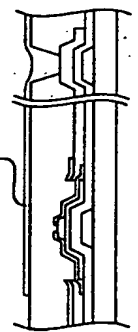
【図4】



【図3】

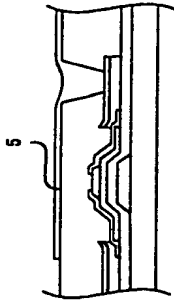


【図5】

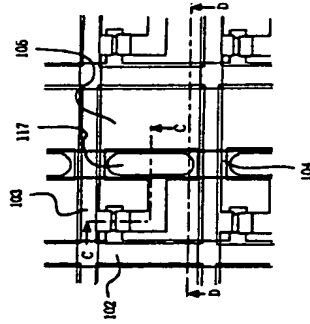


(6)

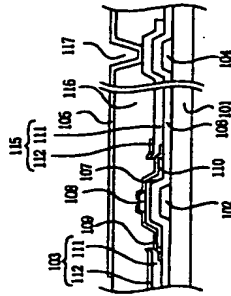
【図6】



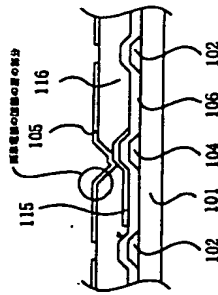
【図7】



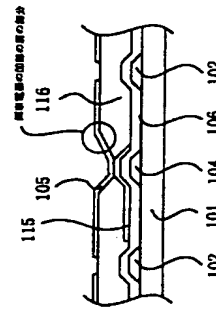
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 片山 幹雄
 大阪府大阪市阿倍野区長池町22番22号 シ
 ヤープ株式会社内